

⑫ 公開特許公報(A) 平2-137368

⑤ Int. Cl.³
H 01 L 29/48
29/91

識別記号 庁内整理番号
G 7638-5F

⑬ 公開 平成2年(1990)5月25日

H 01 L 29/91
審査請求 有 請求項の数 3 (全5頁)

⑭ 発明の名称 半導体整流装置

⑯ 特 願 昭63-290145

⑰ 出 願 昭63(1988)11月18日

⑱ 発 明 者 長 谷 川 滋 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝多摩川工場内

⑲ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁理士 鈴 江 武 彦 外2名

BEST AVAILABLE COPY

明 細 書

1. 発明の名称

半導体整流装置

2. 特許請求の範囲

(1) メタルと第1導電型半導体の接触によるショットキーバリア接合を設け、前記メタルの直下に選択的に第2導電型領域を設けてこれと前記第1導電型半導体とでPN接合を選択的に形成した半導体整流装置において、前記第2導電型領域の形状を、前記メタルと半導体の接触部の最外周の内側で2種以上としたことを特徴とする半導体整流装置。

(2) メタルと第1導電型半導体の接触によるショットキーバリア接合を設け、前記メタルの直下に選択的に第2導電型領域を設けてこれと前記第1導電型半導体とでPN接合を選択的に形成した半導体整流装置において、前記PN接合の深さを2種以上としたことを特徴とする半導体整流装置。

(3) メタルと第1導電型半導体の接触によるショットキーバリア接合を設け、前記メタルの直下

に選択的に第2導電型領域を設けてこれと前記第1導電型半導体とでPN接合を選択的に形成した半導体整流装置において、隣り合うPN接合の間隔を選択的に異ならせたことを特徴とする半導体整流装置。

3. 発明の詳細な説明

[発明の目的]

(産業上の利用分野)

本発明はショットキーバリア接合を有する半導体整流装置に関する。

(従来の技術)

従来、整流素子の一つにショットキーバリアダイオード(SBDという)がある。このSBDの順方向電圧降下(V_F という)は、金属と半導体の接触により形成されるショットキーバリアの高さにより決まる。これは、金属の種類により異なるが、Mo、Ti、Crなどの場合、 V_F は、通常のPN接合整流素子と比較し、約1/2に低減する事ができる。

しかしながら、ショットキーバリアの高さを小

さくすると、逆方向耐圧 (V_2 という) が低下する他、逆バイアス時の逆方向漏れ電流 (I_R という) が原理的に増大する。特に、高温における I_R は、PN接合の数百～数千倍にもなる為、ショットキーバリアを低くするには限度があり、温度保証も、通常のPN接合と比較し、低くせざるを得ないという制約があった。

これに対し、ショットキー接合の直下に選択的にPN接合を形成し、逆方向特性を改善する方法が提案されている (例えば、B.J.BALIGA, IEEE Electron Device Letters, VOL. EDL-5, No. 6 (1984) P194-P196)。これをMoとN型シリコンとのショットキーバリアを例にとり説明すると、ショットキーバリアの直下に選択的にP型領域を形成し、第6図の様な構造とする。第6図(a)において11は N^+ 型基板、12は N^- 型エピタキシャル領域、13は P^+ 領域、14はMoよりなるショットキーメタル、15は SiO_2 膜である。この時 P^+ 領域13は、次の条件を満たす様に選択的に形成される。即ち、順方向バイアス時は、近隣

使われ、ショットキー接合にかかる電界は増大しない為、PN接合の降伏バイアスまで通常のPN接合と同様、 I_R の増大がほとんどない(第7図)ので、通常のショットキー接合よりも低 I_R 、高温保証の整流素子が得られる。

(発明が解決しようとする課題)

しかしながら前述の構造では、ショットキー接合部のトータルの面積は、同じコンタクト面積の素子の場合、 P^+ 領域13の表面の総面積分だけ小さくなり、同一のバリア金属を用いた場合、同じ順方向電圧降下 V_p を得るのに、ペレット面積に対し流せる順方向電流が小さくなり、効率が悪くなる。この効率を上げるには各々の P^+ 領域13の表面積を小さくすればよいが、所定の逆方向耐圧 V_2 を得るには、PN接合の曲率による降伏電圧の低下を防ぐ為、ある程度の P^+ 領域13の拡散深さが必要で、その時の横方向拡散がある為、 P^+ 領域の表面積を小さくするには限度がある。又、高耐圧にするには、 P^+ 領域13をより深くしなければならず、ますます面積効率が悪く

のPN接合による空乏層16が、互いに結合し、ショットキー接合直下を流れる電流経路17を遮断しない様に配置され(第6図(b))、かつ逆バイアス時には、ショットキー接合部の I_R が充分小さく、高温時にも問題無い程度の逆バイアス印加時において、PN接合より拡がった空乏層が互いに連結し、ショットキー接合部の下に、空乏層によるポテンシャルバリア18が形成される様に配置する(第6図(c))。

このような構造の整流素子を、上記文献ではジャンクション・バリア・ショットキーダイオード(JBSという)と呼んでいる。JBSは、順方向バイアス時には、 V_p の小さいショットキー接合部より順方向電流が流れる為、通常のショットキー接合の特徴である小さい V_p が得られる。又、逆バイアス時は、PN接合による空乏層が連結しポテンシャルバリアが形成されるまでは、通常のSBDと同様の I_R が流れるが、一旦ポテンシャルバリアが形成されると、それ以上の逆バイアスは、PN接合による空乏層の拡張にエネルギーが

なる。

本発明は、前述した半導体整流装置つまりJBSにおいて、ショットキー接合部の面積の割合を増加し、効率を良くすることを目的とする。

[発明の構成]

(課題を解決するための手段と作用)

本発明は、メタルと第1導電型半導体の接触によるショットキーバリア接合を設け、前記メタルの直下に選択的に第2導電型領域を設けてこれと前記第1導電型半導体とでPN接合を選択的に形成した半導体整流装置において、前記第2導電型領域の形状を、前記メタルと半導体の接触部の最外周の内側で2種以上としたことを特徴とする半導体整流装置である。また本発明は、メタルと第1導電型半導体の接触によるショットキーバリア接合を設け、前記メタルの直下に選択的に第2導電型領域を設けてこれと前記第1導電型半導体とでPN接合を選択的に形成した半導体整流装置において、前記PN接合の深さを2種以上としたことを特徴とする半導体整流装置である。また本

発明は、メタルと第1導電型半導体の接触によるショットキーバリア接合を設け、前記メタルの直下に選択的に第2導電型領域を設けてこれと前記第1導電型半導体とでPN接合を選択的に形成した半導体整流装置において、隣り合うPN接合の間隔を選択的に異ならせたことを特徴とする半導体整流装置である。

即ち本発明は、前記JBSを構成する半導体整流装置において、所定の耐圧を得るのに必要な第2導電型領域のみ深く形成し、逆バイアス時のポテンシャルバリアのための空乏層の関与でのみ必要な第2導電型領域は浅く形成したり、PN接合どうしの間隔を異ならせたりすることにより、耐圧を下げずにショットキー接合部の面積の割合を増加させ得るようにしたものである。

(実施例)

以下図面を参照して本発明の一実施例を説明する。第1図は同実施例の断面図で、モリブデン(Mo)とN型シリコン基板とのショットキー接合とした場合の例で、第6図のものと対応させた

2図において、従来 P^+ 領域13₁の深さ $d_2 = 2.5 \mu m$ の時、拡散窓21端からの横方向拡散が $l_2 \approx 2 \mu m$ であったものが、 $d_1 = 1.5 \mu m$ とすると、 $l_1 \approx 1.2 \mu m$ となり、一辺 $3 \mu m$ の正方形の拡散窓(窓長 l_3)21から拡散した場合、深さを d_2 から d_1 にする事により、一つの P^+ 領域の表面面積は約6割となり、その分、ショットキー接合面積が増え、効率の良いJBSが得られる。二種の P^+ 領域13₁、13₂の形成方法としては、例えば二回の拡散を行えばよい。つまり先の P^+ 拡散では、拡散時間が長いから、 P^+ 領域13₁が得られ、後からの P^+ 拡散では、拡散時間が短いから、 P^+ 領域13₂が得られる。

上述の実施例では、拡散の深さが異なる二種の P^+ 領域が、交互に存在する例を示したが、第3図に示す別の実施例の様に、交互に存在する必要はない。

又、拡散の深さの種類は二種に限らず、 P^+ 領域13₃を追加した第4図の様な実施例も有る。

例であるから、対応個所には適宜同一符号を用いて説明を省略し、特徴とする点の説明を行なう。本実施例の特徴は、第1図(a)に示される如く、拡散深さの異なる二種類の P^+ 領域13₁、13₂が交互に形成されている。この時、 P^+ 領域13₁、13₂は次の様に適切に設けられる。即ち、順方向バイアス時には、第1図(b)に模式的に示す様に、PN接合による空乏層16が互いに連結する事なく P^+ 領域13₁、13₂が配置され、従来構造より面積の増加した(P^+ 領域13₂が小となった分)ショットキー接合部より、順方向電流17が流れる。さらに、逆バイアス時は、許容される I_R の生じる逆バイアス以下において、PN接合よりの空乏層が連結する様に P^+ 領域が配置され、それ以上の逆バイアスでは、第1図(c)の様に空乏層18が広がり、ポテンシャルバリアが形成される。

P^+ 領域13₁、13₂を拡散で形成する場合、例えば表面 P^+ 濃度/バルク濃度が 10^4 の時、横方向拡散は深さの約0.8倍になる。従って第

さらに隣りあう P^+ 領域の間隔は同一である必要はなく、第5図の実施例に示す様に、例えばベレットの中央になるに従い、拡散深さは浅くなり($D_1 > D_2 > D_3$)、 P^+ 領域の間隔は狭くなる($L_1 > L_2 > L_3$)構造でもよい。

いずれの場合も、拡散の深さの浅い P^+ 領域の形成するPN接合よりの空乏層が、曲率の影響でブレークダウンする逆バイアスよりも低い電圧において、隣りあう他の P^+ 領域の空乏層と連結する様に各々の P^+ 領域を配置する事が必要で、拡散の深さと隣り合う P^+ 領域の間隔は、正確に設計、製造されなければならない。

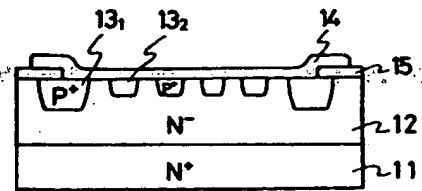
【発明の効果】

本発明によれば、コンタクト面積におけるショットキー接合部のトータルの面積の割合を著しく増大させる事が可能となり、従来と比較し、同一定格の素子を得るのに必要なベレットサイズを小さくする事が可能となった。特に、PN接合を形成するのに深い拡散が必要な高耐圧のJBSを得る場合に、有効である。

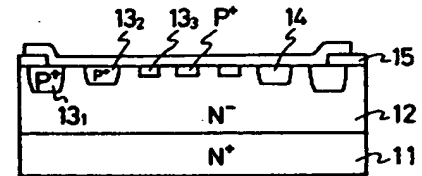
4. 図面の簡単な説明

第1図は本発明の一実施例を断面的に示す構成図、第2図は同構成の拡散深さと横方向拡散の説明図、第3図ないし第5図は本発明の異なる実施例の断面的構成図、第6図は従来例の断面的構成図、第7図はSBD、JSB、PN接合の特性説明図である。

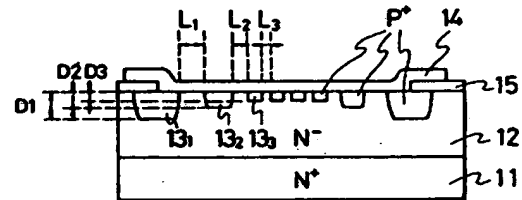
11… N^+ 基板、12… N^- エピタキシャル層、
13₁、13₂、13₃… P^+ 領域、14…ショットキーメタル、15… SiO_2 膜、16、18…空乏層、17…電流路。



第3図

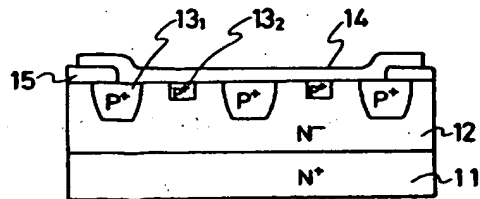


第4図

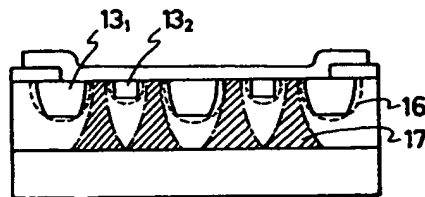


第5図

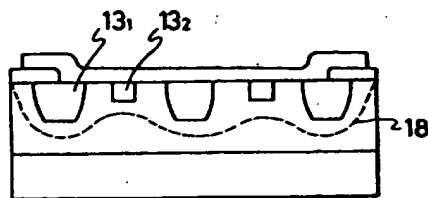
出願人代理人 井理士 鈴 江 武 彦



(a)

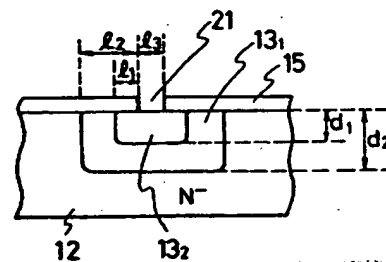


(b)

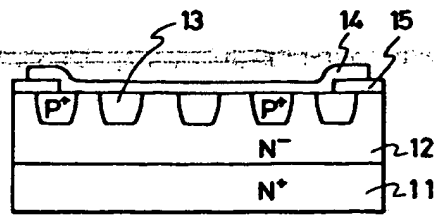


(c)

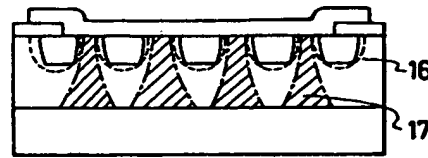
第1図



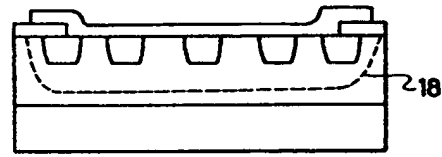
第2図



(a)

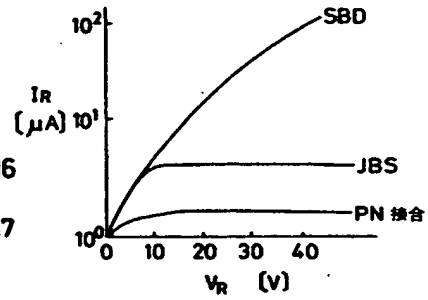


(b)



(c)

第 6 図



第 7 図

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.